

【論理回路入門】

< 2進数表現 >

我々が日常生活で用いている数の表し方は10進法と呼ばれ、0から9までの10個の数字で表現された方式である。これに対し、コンピューターなどの電子機器内では0と1のみを使用した2進法という数の表現方法を採用している。

10進法で365をわかりやすく表現すると、

$$365_{(10)} = 3 \times 10^2 + 6 \times 10^1 + 5 \times 10^0 \quad - (1)式$$

と表すことができる。各桁の数字がそれぞれ10のn乗の何倍であるかを意味している。2進法も10進法のとくと同様に考えることができ、例えば $1011_{(2)}$ がどのような構成であるか考えると以下のように表現できることが分かる。

$$1011_{(2)} = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 = 11_{(10)} \quad - (2)式$$

< 集合とベン図 >

様々な要素の集まりを集合というが、それぞれの要素からある規則にのっとり要素を分ける場合がある。例えば集合 $U = \{1, 2, 3, 4, 5, 6, 7, 8, 9, 10\}$ である場合、偶数 A は $A = \{2, 4, 6, 8, 10\}$ となることがわかる。しかし要素数が増加するにつれて全ての要素を記載するには限界がある。そこでこれらの関係を分かりやすく表現したものにベン図というものがある。

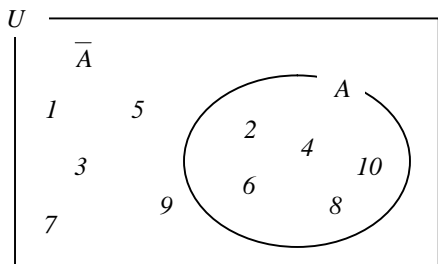


図 1: ベン図

図 1 にベン図を示す。集合 U に対して偶数 A がどのような関係にあるか視覚的に理解しやすい。ここで、集合 U に対して集合 A 以外の集合のことを A の否定といい、 \bar{A} で表す。

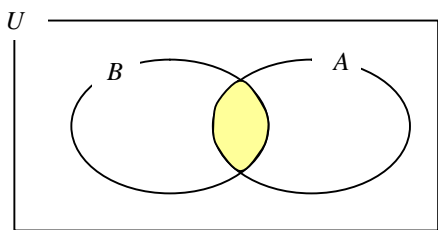


図 2: AND

図 2 に示したベン図は AND (論理積) と呼ばれる状態である。つまり、集合 U の要素に対して集合 A かつ集合 B の両者の規則にのっとり集合である。記号としては AB として表す。

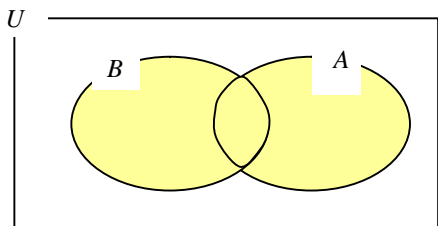


図 3: OR

図 3 に示したベン図は OR (論理和) と呼ばれる状態である。つまり、集合 U の要素に対して集合 A もしくは集合 B の両者でどちらかの規則にのっとり集合である。記号としては $A+B$ として表す。

< 論理素子 >

2進数表示された値をデジタル回路で使用する際に、論理素子によってデータを計算させている。論理素子とは入力データ、つまり0もしくは1の値を受け取り、その組み合わせから結果を出力するものである。代表的な論理素子としては図4のようなものがある。

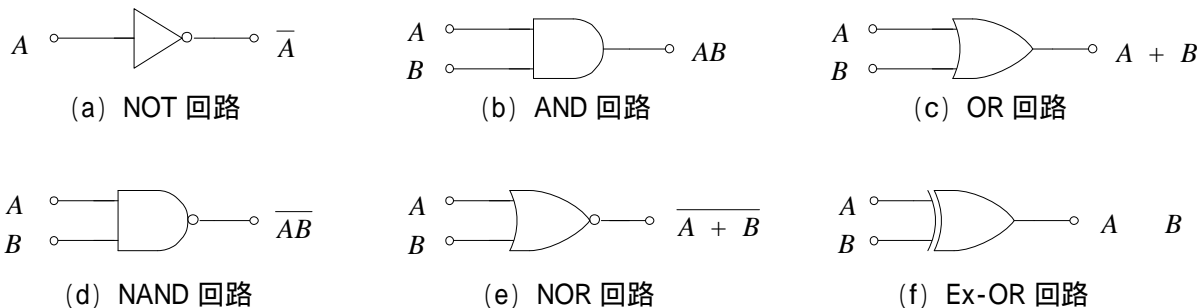


図4：論理素子

< 真理値表 >

論理回路において、入力データに対して出力結果を表にまとめたものを真理値表という。真理値表の例として、図4に示した論理素子の真理値表を表1に示す。

表1：真理値表

A	\bar{A}
0	1
1	0

A	B	AB
0	0	0
0	1	0
1	0	0
1	1	1

A	B	A + B
0	0	0
0	1	1
1	0	1
1	1	1

A	B	\overline{AB}
0	0	1
0	1	1
1	0	1
1	1	0

A	B	$\overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

A	B	A XOR B
0	0	0
0	1	1
1	0	1
1	1	0

< 組み合わせ回路と順序回路 >

入力が決まると出力が一意に定まる論理回路網を組み合わせ回路という。つまり論理素子のみを使用して設計された回路であれば、入力データが決定すれば出力結果が一意に決まり、これを組み合わせ回路と呼んでいる。

組み合わせ回路に対し、入力データと一つ前の出力状態から次の状態が決まってくる回路のことを順序回路という。順序回路にはフリップフロップと呼ばれる状態を保持する素子を使用されているのが特徴的である。

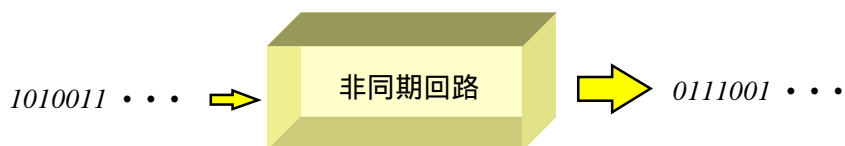
表 2: 組み合わせ回路と順序回路の比較

	組み合わせ回路	順序回路
出力データ	入力データに依存	入力データと前の状態
使用素子	論理素子	論理素子, フリップフロップ
設計難易度	容易	場合によっては困難

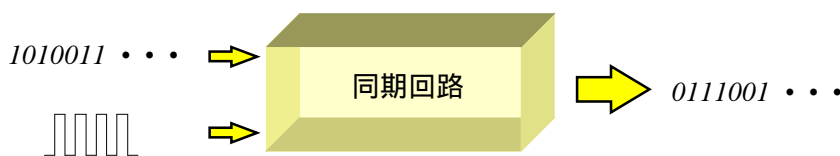
< 同期回路と非同期回路 >

順序回路において、一つのクロックに同期して回路全体が変化する回路のことを同期回路という。出力データもクロックに同期して出力される。これに対してクロックに同期せず、入力データが変化しただけで、次の状態に変化するような回路が一部でも存在する回路のことを非同期回路という。

非同期回路は入力データが変化すれば次の状態へと変化する。これに対し、同期回路は出力の変化のタイミングが外部クロックに依存している。



(a) 非同期回路イメージ図



(b) 同期回路イメージ図

図 5: 非同期回路と同期回路のイメージ図