

[RS-FF と JK-FF]

<RF フリップフロップ>

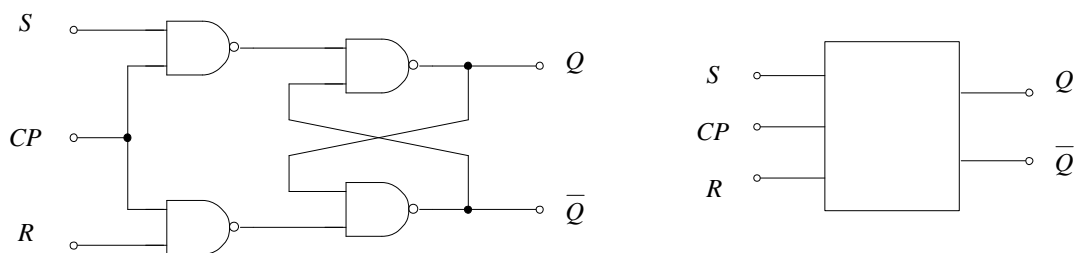


図 1:RS フリップフロップ回路図及びブロック図

フリップフロップは通常クロックパルス CP に同期して動作させる。そのためには図 1 のように、セット入力 S とリセット入力 R はそれぞれクロックパルス CP との AND をとればよい。この論理回路では CP が High レベルにならない限り、S, R 入力は出力に伝わらない。また CP が Low レベルであれば、このフリップフロップは前のままの状態を保つ記憶素子として働く。

R <sub>t</sub>	S <sub>t</sub>	Q <sub>t+1</sub>	$\bar{Q}_{t+1}$	動作
0	0	Q <sub>t</sub>	$\bar{Q}_t$	記憶保持
1	0	1	0	セット
0	1	0	1	リセット
1	1	x	x	禁止入力

図 2:RS フリップフロップの入出力特性

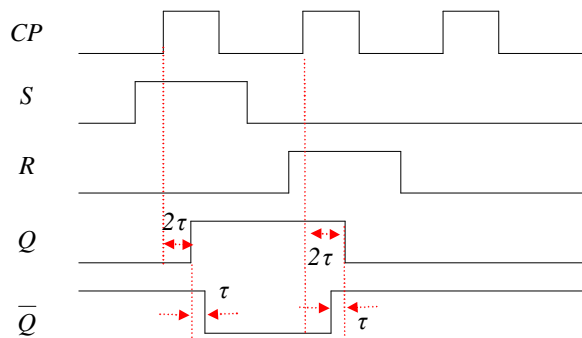


図 3:RS フリップフロップのタイミング図

図 2 に RS フリップフロップの入出力特性を示す。図 2 で Q<sub>t</sub> は時刻 t のときの出力 Q を示し、次のパルスが入った時刻 t+1 で Q がどのように変化するかを示している。入力 R<sub>t</sub>, S<sub>t</sub> とかいているのは R, S 入力はクロックパルスが入る前に入力端子に到達しているからである。

以上の動作をタイミング図上に記したものを図 3 に示す。図 3 で τ は NAND ゲート 1 段当たりの伝播遅延時間である。図 2 より論理式を求めると、

$$\left. \begin{aligned} Q_{t+1} &= S_t + \bar{R}_t Q_t \\ S_t, R_t &= 1 \end{aligned} \right\} \text{ - (1)式}$$

となる。

著書によっては伝播遅延時間を考慮せずにタイミング図を描く場合もある。

<JK フリップフロップ>

RS フリップフロップでは R, S 入力が同時に 1 となると出力状態が定まらなくなるため禁止入力としていた。このような状態を避けるために JK フリップフロップが登場した。

J	K	$Q_{t+1}$	$\overline{Q}_{t+1}$	動作
0	0	$Q_t$	$\overline{Q}_t$	記憶保持
1	0	1	0	セット
0	1	0	1	リセット
1	1	$\overline{Q}_t$	$Q_t$	反転

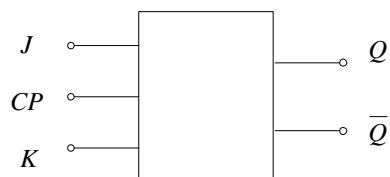


図 4: JK フリップフロップの入出力特性とブロック図

図 4 に JK フリップフロップの入出力特性とブロック図を示す。RS フリップフロップと異なる点は J=K=1 の場合、出力 Q が反転するという点である。それ以外は基本的に同じ意味を示しており、J がリセット R、K がセット S 信号と同等である。CP の扱いに関しては RS フリップフロップと同じである。